

DIALOG(R)File 347:JAPIO

(c) 2001 JPO & JAPIO. All rts. reserv.

04158473

SPACE OPTICAL MODULATING DEVICE AND METHOD FOR ACHIEVING
MODULATION

PUB. NO.: **05-150173** [JP 5150173 A]

PUBLISHED: June 18, 1993 (19930618)

INVENTOR(s): RARII JIEI HOONBETSUKU

APPLICANT(s): TEXAS INSTR INC <TI> [000741] (A Non-Japanese Company or
Corporation), US (United States of America)

APPL. NO.: 03-158717 [JP 91158717]

FILED: June 28, 1991 (19910628)

PRIORITY: 7-546,271 [US 546271-1990], US (United States of America),
June 29, 1990 (19900629)

INTL CLASS: [5] G02B-026/08

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment)

JAPIO KEYWORD: R097 (ELECTRONIC MATERIALS -- Metal Oxide
Semiconductors, MOS)

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat
(c) 2001 EPO. All rts. reserv.

10258184

Basic Patent (No,Kind,Date): EP 463348 A2 19920102 <No. of Patents: 009>

IMPROVED BISTABLE DMD ADDRESSING CIRCUIT AND METHOD

(English; French; German)

Patent Assignee: TEXAS INSTRUMENTS INC (US)

Author (Inventor): HORNBECK LARRY J (US)

Designated States : (National) DE; FR; GB; IT; NL

IPC: *G02B-026/08; H04N-009/30

Derwent WPI Acc No: G 92-009040

Language of Document: English

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
DE 69127996	C0	19971127	DE 69127996	A	19910516
DE 69127996	T2	19980416	DE 69127996	A	19910516
EP 463348	A2	19920102	EP 91107954	A	19910516 (BASIC)
EP 463348	A3	19921014	EP 91107954	A	19910516
EP 463348	B1	19971022	EP 91107954	A	19910516
JP 5150173	A2	19930618	JP 91158717	A	19910628
JP 2978285	B2	19991115	JP 91158717	A	19910628
KR 221291	B1	19990915	KR 9110930	A	19910628
US 5142405	A	19920825	US 546271	A	19900629

Priority Data (No,Kind,Date):


US 546271 A 19900629

Improved bistable DMD addressing circuit and method

Patent Number: ☐ [EP0463348](#), [A3](#), [B1](#)
Publication date: 1992-01-02
Inventor(s): HORNBECK LARRY J (US)
Applicant(s):: TEXAS INSTRUMENTS INC (US)
Requested Patent: ☐ [JP5150173](#)
Application Number: EP19910107954 19910516
Priority Number(s): US19900546271 19900629
IPC Classification: G02B26/08 ; G09F9/37 ; H04N9/30
EC Classification: G02B26/08M4, H04N3/12
Equivalents: DE69127996D, DE69127996T, JP2978285B2, KR221291, ☐ [US5142405](#)

Abstract

Bidirectional operation of the bistable DMD is preferred over unidirectional operation because it eliminates contrast degradation caused by duty-factor effects and permits lower voltage operation. However, bidirectional addressing requires either two drain lines and two transistors per pixel or one drain line and three transistors per pixel. An addressing scheme for bidirectional operation is disclosed that requires only a single drain line and one transistor per pixel. For megapixel DMDs used for high-definition television applications, this addressing scheme

dramatically lowers the transistor count, with expected improvements in chip yield and cost. 

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-150173

(43) 公開日 平成5年(1993)6月18日

(51) Int.Cl.⁵

G 0 2 B 26/08

識別記号

庁内整理番号

F I

技術表示箇所

E 7820-2K

審査請求 未請求 請求項の数2(全9頁)

(21) 出願番号 特願平3-158717

(22) 出願日 平成3年(1991)6月28日

(31) 優先権主張番号 546271

(32) 優先日 1990年6月29日

(33) 優先権主張国 米国 (U S)

(71) 出願人 590000879

テキサス インストルメンツ インコーポ
レイテツド

アメリカ合衆国テキサス州ダラス, ノース
セントラルエクスプレスウェイ 13500

(72) 発明者 ラリイ ジェイ. ホーンベック

アメリカ合衆国テキサス州バン アルスタ
イン, ボックス 162, ルート 1

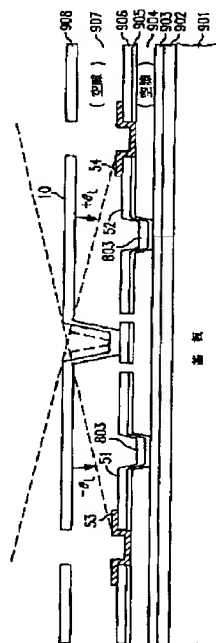
(74) 代理人 弁理士 浅村 皓 (外3名)

(54) 【発明の名称】 空間光変調装置及び達成方法

(57) 【要約】 (修正有)

【目的】 高鮮明度テレビジョン等のビデオ投影に適した可変形ミラーデバイス (DMD) を用いた投影装置で、ピクセル当り1本のドレイン線と1個のトランジスタを使った簡単な回路で高性能双方向動作アドレスを行う。

【構成】 基板901はCMOS技術によるアドレス回路を含み、電51、52にはそれぞれバイアス電圧-15Vと+20Vを与えておく。ビーム10はFETにより0Vまたは5Vの電圧が与えられる。0Vのときはビーム10と電極51、52との電位差はそれぞれ15Vと20Vなのでビーム10は電極52の方に傾き正のランディング角 θ_L をとる。またビームが5Vのときは電極51、52との電位差はそれぞれ20Vと15Vとなり、ビーム10は電極51の方に傾き負のランディング角 $-\theta_L$ をとる。正のランディング角のとき光源からの光を反射しスクリーン上に輝点を得るように調節しておく。全DMDをこの様に制御してビデオ投影を行う。



【特許請求の範囲】

【請求項1】 画定された制御可能に回転可能なビーム領域を有する空間光変調装置において、該装置は前記回転可能ビームに近接配置されその上に電位を確立するように作動する第1のバイアス電極と、前記ビーム上にアドレス電位を選択可能に確立する回路であって前記電位は前記バイアス電極の電位と共に作動して前記ビームを選択的に回転可能とする前記回路を具備する、空間光変調装置。

【請求項2】 画定された制御可能に回転可能なビーム領域を有する空間光変調装置を達成する方法において、該方法は第1のバイアス電極を前記回転可能ビームに近接配置し、前記バイアス電極に電位を確立し、前記ビームに電位を選択的に確立し、前記電位は前記バイアス電極に確立された前記電位と共に作動して前記ビームを回転させる、ステップからなる空間光変調装置達成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は可変形ミラーデバイス(DMD)に関し、より詳細にはこのような装置のアドレッシング構成に関する。

【0002】

【従来の技術】 高鮮明度テレビジョン(HDTV)等のある種のビデオ応用では、 1050×1700 すなわち1.8メガセルのアレイサイズを有するピクセル化ディスプレイが必要とされる。空間光変調器及び方法というタイトルの前記米国特許出願に開示された双安定可変形ミラーデバイス(DMD)はこのような応用において投光管球として使用できる。1.8メガピクセルもの大きさのDMDでは、チップの歩留りを最大限とし且つコストを低減するためにピクセル当りのトランジスタ数を最小限とすることが極端に重要となる。

【0003】 ピクセル当りの所要トランジスタ数は双安定DMDが単方向で作動するか双方向で作動するかによって異なる。単方向動作では、トーションビーム(反射面)がその静止すなわちフラット状態と正のランディング角間で作動する。投光光学系は静止状態が暗状態、正ランディング角が輝状態となるように設計されている。

【0004】 アドレスシーケンスはバイアスを一時的に接地へ戻して開始され、反射ビームはリセットパルスでリセットされる。次に、正のアドレス電極電圧はアドレストランジスタにより $\phi_+ = +1V$ 、もしくは $\phi_+ = 0$ に設定され、次にバイアスがオンへ戻される。アドレス電極の $+1V$ に対して、ビームは $\theta = +\theta_1$ へ回転する。アドレス電極の0Vに対して、ビームは $\theta = 0$ にとどまる。

【0005】 双方向動作では、トーションビームは2つのランディング状態間で作動する。投光光学系は一方の状態が暗状態、他方の状態が輝状態となるように設計されている。

【0006】 双方向動作に対するアドレス回路はより複雑で付加トランジスタを必要とするため、単方向動作が好ましいように見える。しかしながら、単方向動作には2つの制限がある。第1に、高いアドレス電圧を必要とすることである。第2にデューティファクタ効果によりコントラストが劣化することがある。これらの制限については後記する。

【0007】 アドレス電圧要求を低下させるために、ビームにバイアスが加えられる。バイアス量によりビームが単安定か、三安定か、双安定かが決定される。双方向動作に対しては、フラット状態とランド状態間にポテンシャルエネルギーバリアを維持しなければならない。このバリアによりビームは(0Vアドレスに対する)フラット状態にとどまり、バイアスを加えることによりいずれかのランド状態へ自然に偏向しないことが保証される。従って、単方向動作では、自然偏向を防止するのに適切なポテンシャルエネルギーバリアを保証するようなレベルへバイアスは制限される。このバイアス制限によりアドレス電圧は増加される。例えば、無バイアスで作動する代表的な双安定DMDは16Vアドレスを必要とする。 $-10V$ のバイアスでは、DMDは三安定モードで作動しており $+10V$ アドレスを必要とする。 $-16V$ バイアスでは、DMDは双安定モードで作動しており $+5V$ のアドレスしか必要としない。この例から、標準5V CMOSアドレス回路とコンパチブルとするには、双方向動作及びアドレッシングを必要とする双安定モードで作動する必要があることが明白である。

【0008】 デューティファクタ効果は単方向動作の第2の限界となる。トーションヒンジが捻れると、その表面の一部は圧縮され一部は緊張する。トーションヒンジ上の表面残留にはこれらの応力が加わる。充分な時間にわたって、これらの残留は捻れた状態で応力緩和することができる。トーションヒンジがその静止(捻れていない)状態に戻ると、これらの残留によりヒンジを捻じれたままとする本質的な応力が生じ、ビームは静止状態においてもはや平坦ではなくなる。偏向デューティファクタ(すなわち、トーションヒンジが捻れた状態にある端数時間長)が大きい程且つ作動時間が長い程、静止状態に戻る時のビームの偏向角が大きくなる。

【0009】 この静止偏向は差バイアスにより増幅され、 10° のランディング角に対して $2 \sim 3^\circ$ になることがある。暗視野投光光学系に対して充分な光学的中立帯が設計されていないと、この静止偏向により光学的コントラストが劣化する。

【0010】 双方向動作であってもこのデューティファクタ応力緩和機構は回避されないが、この動作モードではビームは2つのランディング角($\theta = \pm \theta_1$)間で作動し静止状態($\theta = 0$)と正のランディング角($\theta = +\theta_1$)間で作動するわけではないためコントラストの劣化はない。デューティファクタ効果は双方向動作モード

に対してはコントラストに影響を及ぼさないが、アドレス電圧は影響を受ける。応力緩和による静止オフセット角を補償するには一方向に大きなアドレス電圧を加えなければならない。双方向DMDが5Vのアドレス電圧で動作する場合には、この5Vはデューティファクタオフセットを考慮するのに十分な動作マージンを含んでいなければならない。

【0011】従って、双方向動作のより複雑なアドレス回路条件を回避しながら、単方向動作の制限を回避するために双方向モードで動作する双安定偏向装置に対するニーズがある。

【0012】

【発明が解決しようとする課題】前記したように、最も簡単なアドレッシングは単方向動作により達成されるが、双方向動作ではデューティファクタ効果によるコントラストの劣化が回避され低電圧動作が可能となる。アドレス回路を複雑にすることなく双方向動作の利点を保持するために、駆動ビーム法と呼ばれる新しいアドレス回路が構成されている。アドレス信号(θ)は電極ではなくビームに与えられ、1個のアドレストラジスタにより与えられる。差バイアス(θ 、 $(+)$ 、 θ 、 $(-)$)がオフセットバイポーラバイアスの形で電極に加えられる。ランディング電極はバイアス電極頂部の酸化物ランディングパッドに置換される。

【0013】一実施例において、ビームに加えられるアドレス電圧は0Vもしくは5Vであり、双安定性を達成するのに必要な差バイアスは15Vである。次に、負バイアス電極が-15Vにバイアスされ正バイアス電極は+20Vに設定される。

【0014】ビームが0Vにアドレスされると、ビームと負バイアス電極間には+15Vの電位差がありビームと正バイアス電極間には-20Vの差がある。バイアス電極により発生するトルクは電位差の絶対値のみに依存する。ビームと正バイアス電極間の電位差が5V大きい場合、ビームは正のランディング角へ回転する。

【0015】ビームが+5Vにアドレスされると、ビームと負バイアス電極間には+20Vの電位差がありビームと正バイアス電極間には-15Vの差がある。その結果、ビームは負のランディング角へ回転する。

【0016】ビームがランディングする時にビームと電極間の放電を防止するために、バイアス電極頂部と酸化物パッドが配置されている。

【0017】従って、1個のトラジスタ駆動回路により2つの位置間で回転ししかもCMOS動作電圧レベルを使用して行うことが、バイアスされたビーム空間双安定装置の技術的利点である。

【0018】常に低電圧動作を維持しながらデューティサイクルに無関係に光学状態間でコントラストが一定であることが、このような装置のもう一つの技術的利点である。

【0019】

【実施例】DMDアレイにおいて、ピクセル当りに必要なトラジスタ数は双安定DMDが単方向モードで動作するか双方向モードで動作するかに依存する。図1に示すように、単方向動作においてトーションビーム10はその静止すなわちフラット状態($\theta=0$)と正のランディング角($\theta=+\theta_L$)間で動作する。投光光学系は静止状態が暗状態で正のランディング角が輝状態となるように設計されている。正のアドレス電極13がアドレストラジスタ101に接続されている。負のアドレス電極12は接地されている。ビーム10及びランディング電極11、14は各々が負バイアス、 $-|V_L|$ に接続されている。バイアス値はビームを単安定もしくは三安定モードで動作させるように調整される。バイアスが大きい場合、単安定モードに較べて三安定モードではアドレス電圧が低くなる。

【0020】アドレスシーケンスはバイアスを一時的に接地へ戻して開始され、ビームはリセットパルスによりリセットされる。次に、アドレストラジスタ101により正のアドレス電極電圧は $\phi_1=+|V_L|$ もしくは $\phi_1=0$ に設定され、次にバイアスはオンへ戻される。アドレス電極13の $+|V_L|$ に対して、ビーム10は $\theta=+\theta_L$ へ回転する。アドレス電極13の0Vに対しては、ビーム10は $\theta=0$ のままである。

【0021】図2及び図3に示す双方向動作に対して、トーションビーム10は $\theta=-\theta_L$ と $\theta=+\theta_L$ 間で動作する。投光光学系は $\theta=-\theta_L$ が暗状態で $\theta=+\theta_L$ が輝状態となるように設定されている。アドレス電極12、13は図2もしくは図3の回路を使用して相補信号に接続される。

【0022】図2の回路は1個のインバータ201及び1個のアドレストラジスタ101(ピクセル当り3個のトラジスタ及び1本のドレイン線)により相補信号を発生する。

【0023】図3の回路は2個のトラジスタ101、301(ピクセル当り2個のトラジスタと2本のドレイン線)を使用する。バイアス値は双安定モードで動作するように調整される。この動作モードにより最低アドレス電圧が達成される。アドレスシーケンスは単方向の場合と同様である。

【0024】前記したように、双方向動作に対するアドレス回路は一層複雑であるため、単方向動作が好ましいように見える。しかしながら、単方向動作には2つの制限がある。第1は、高いアドレス電圧を必要とすることであり、第2はデューティファクタ効果によりコントラストが劣化することがあることである。これらの制限については後記する。

【0025】アドレス電圧条件を下げるために、ビームにバイアス加えられる。図4に示すように、バイアス量によりビームが単安定か、三安定か、双安定かが決定

5

される。単方向動作に対しては、ポテンシャルエネルギーバリアはフラット状態 ($\theta = 0$) とランド状態 ($\theta = \pm \theta_1$) の間に維持しなければならない。このバリアによりビームは (0 V アドレスに対して) フラット状態にとどまり、バイアスを加えてもいずれかのランド状態へ自然に偏向しないことが保証される。従って、単方向動作に対しては、自然偏向を防止するのに適切なポテンシャルエネルギーバリアを保证するレベルへバイアスは制限される。バイアスのこの制限により、アドレス電圧は強制的に増大される。例えば、無バイアスで作動する代表的な双安定DMDは16 Vアドレスを必要とする。-10 Vのバイアスでは、DMDは二安定モードで作動しており+10 Vアドレスを必要とする。-16 Vのバイアスでは、DMDは双安定モードで作動しており+5 Vのアドレスしか必要としない。本例において、標準5 V CMOSアドレス回路とコンパチブルにするためには、双方向動作及びアドレッシングを必要とする双安定モードで作動する必要がある。

【0026】デューティファクタ効果は単安定動作に対する第2の制限である。トーションヒンジが捻れ、その表面の一部が圧縮し一部が緊張する。トーションヒンジの表面残留にはこれらの応力が加わる。充分な時間にわたって、これらの残留により捻れた状態で応力が緩和される。次にトーションヒンジをその静止 (捻れていない) 状態へ戻すと、これらの残留によりヒンジを捻れたままとする本来の応力が生じ、ビームは静止状態ではもはや平坦とはならない。偏向デューティファクタ (すなわち、トーションヒンジが捻れた状態にある端数時間) が大きい程且つ動作時間が長い程、静止状態に戻った時のビーム偏向角は大きくなる。

【0027】この静止偏向は差バイアスにより増幅され、 10° のランディング角に対して $2 \sim 3^\circ$ に達することがある。暗視野投光光学系に充分な光学的中立帯が設計されていない限り、この静止偏向により光学的コントラストは劣化することがある。

【0028】このデューティファクタ応力緩和機構は双方向動作であっても回避できないが、この動作モードではビームは2つのランディング角 ($\theta = \pm \theta_1$) 間で作動して静止状態 ($\theta = 0$) と正のランディング角 ($\theta = +\theta_1$) 間で作動しているわけではないため、コントラストの劣化は生じない。デューティファクタ効果は双方向動作モードに対してコントラストに影響を及ぼすことはないが、アドレス電圧は影響を受ける。大きなアドレス電圧を一方に加えて静止角に対する応力緩和オフセットを補償しなければならない。双方向DMDが5 Vのアドレス電圧で作動する場合には、この5 Vはデューティファクタオフセットを考慮するのに充分な動作マージンを含んでいなければならない。

【0029】前記したように、最も簡単なアドレッシングは単方向動作により達成されるが、双方向動作ではデ

6

ューティファクタ効果によるコントラストの劣化が回避され低電圧動作が可能となる。アドレス回路を複雑にすることなく双方向動作の利点を保持するために、次のアドレス回路が提案される。

【0030】図5に示す回路は駆動ビーム法と呼ばれる、アドレス信号 (ϕ) は電極ではなくビーム10へ与えられ、1個のアドレストランジスタ501により与えられる。差バイアス [ϕ : (+), ϕ : (-)] がオフセットバイポーラバイアスの形で電極51, 52に加えられる。ランディング電極11, 14はバイアス電極頂部の酸化物ランディングパッド53, 54と置換されている。

【0031】図5のアドレス回路の動作を説明するために、ビーム10に加えられるアドレス電圧は0 Vもしくは+5 Vであり双安定を達成するのに必要な差バイアスは15 Vであるものとする。次に、負バイアス電極51が-15 Vにバイアスされ正バイアス電極52は+20 Vに設定される。

【0032】ビーム10が0 Vにアドレスされると、ビーム10と負バイアス電極51間には+15 Vの電位差がありビーム10と正バイアス電極52間には-20 Vの差がある。バイアス電極により発生されるトルクは電位差の絶対値のみに依存する。ビーム10と正バイアス電極52間の5 V大きい電位差によりビーム10は正のランディング角へ回転する。

【0033】ビーム10が+5 Vへアドレスされると、ビーム10と負バイアス電極51間には+20 Vの電位差がありビーム10と正バイアス電極52間には-15 Vの差がある。その結果、ビーム10は負のランディング角へ回転する。

【0034】ビームがランディングする時にビーム10と電極間の放電を防止するために、バイアス電極51, 52の先端に酸化物パッド53, 54が配置されている。従来のランディング電極を使用することもできる。しかしながら、従来技術でそうであるように、ランディング電極は共通接続することができない。この提案された駆動ビームアドレス法では、ビームは電氣的に絶縁されており隣接ピクセル間のランディング電極も電氣的に絶縁して各ビームに接続しなければならない。ビームと各ランディング電極間のこの複雑なバス (bussing complication) により酸化物ランディングパッドは魅力的方法となる。

【0035】リセットパルスが2つのバイアス電極51, 52に加わる点を除けば、共振リセットは通常の方法で達成される。

【0036】図6のタイミング図は共振リセットパルスを含むビーム及び電極波形を示す。

【0037】従来技術の双安定DMDでは、前記出願多値可変形ミラー装置に示すように、ビームは共通で支柱を共有することができる。駆動ビーム双安定DMDでは

ピクセル当り2つの支柱がなければならず、その一方はアドレストランジスタに接続されているか、もしくは、2つのトーションロッドの一方がその支柱に接続されている共有支柱がその支柱から電気的に絶縁されている。図7及び図8に示す最初の方法(ピクセル当り2本の支柱)が好ましく、それは多値可変形ミラー装置の隠れたヒンジアーキテクチャを使用して面積効率を損うことなく一つの特別なマスクレベルのみが自動的に与えられるためである。

【0038】図7は中央ビーム支柱701を有するピクセルビーム10のアレイ700を示す。ビーム10は前記したアドレス法により選択的に偏向される。

【0039】図8は両端を支柱804により支持された下層バイアス電極51、52及びヒンジ801を示す。ヒンジ801の一端において、支柱804はコンタクト802を介して下層アドレス制御回路とコンタクトできるように構成されている。バイアス電極は支柱803により支持されている。

【0040】図9は図8の99に沿った断面を示し、前記したようにビーム10に加わるアドレス信号と電極51、52のバイアス電位の組合せの制御の元でビーム10が酸化バッド53もしくは54へ偏向可能であることを示している。

【0041】層901はアドレス回路を含む基板であり、CMOS技術とすることができる。層902はアドレス回路の最終金属化層である。層903は基板の保護酸化物である。最終段内の層904は第1のスペーサを除去して構成される空隙である。層905はヒンジメタルである。層906はバイアス電極メタルである。層907は第2のスペーサを除去して形成されるもう一つの空隙であり、層908はビームメタルである。

【0042】バイアス電極51、52は下層アドレス回路の下層最終金属化層ではなく電極メタル(図8)を使用して最も簡便に相互接続される。しかしながら、この方法ではピクセルの正バイアス電極は次のピクセルの負バイアス電極となる。バイアス電極のピクセルごとの極性反転を修正するために、一つおきのピクセルごとにビデオ入力が増補される。

【0043】実施例について本発明を説明してきたが、発明の範囲を限定するのは本説明ではなく特許請求の範囲である。同業者ならば、前記説明を参照すれば別の実施例だけでなく、開示された実施例のさまざまな修正が明白であると思われる。従って、特許請求の範囲には発明の真の範囲内に入るこのような修正も包含されるものとする。

【0044】以上の説明に関して更に以下の項を開示する。

【0045】(1) 画定された制御可能に回転可能なビーム領域を有する空間光変調装置において、該装置は前記回転可能ビームに近接配置されその上に電位を確立

するように作動する第1のバイアス電極と、前記ビーム上にアドレス電位を選択可能に確立する回路であって、前記電位は前記バイアス電極の電位と共に作動して前記ビームを選択的に回転可能とする前記回路、を具備する、空間光変調装置。

【0046】(2) 第(1)項記載の装置において、前記アドレス電圧は2つの電圧の中の一電圧であり、前記装置はさらに、前記回転可能ビームに近接配置され前記第1のバイアス電極に確立された電位とは異なる電位をその上に確立するように作動して、前記バイアス電圧と共に作動する前記ビームの前記アドレス電圧の一方もしくは他方が前記回転の方向を制御するようにされた第2のバイアス電極、を具備する、空間光変調装置。

【0047】(3) 第(2)項記載の装置において、前記バイアス電極及び前記第2のバイアス電極は間隔をとって前記ビームの旋回点の両側に配置され、前記ビームの第1の電圧により前記ビームは前記旋回点の周りを前記第1のバイアス電極に向かって回転し、前記回転可能ビームの前記第2の電圧により前記ビームは前記第2のバイアス電極に向かって旋回するようにされている、空間光変調装置。

【0048】(4) 第(3)項記載の装置において、さらに前記ビームが前記バイアス電極と共にもしくは前記第2のバイアス電極と共に旋回する時に、前記ビームを支持する電気的に絶縁された一対のランディングパッドを含む、空間光変調装置。

【0049】(5) 第(2)項記載の装置において、さらにベース層と、前記制御可能に回転可能なビーム領域を画定する前記ベース層とは独立した層と、前記ベース層により支持され前記回転可能領域に接続されて前記回転可能領域を支持し前記回転可能領域が前記ベース層に対して画定された範囲内の運動を行えるようにする、前記回転可能領域の面とは別の面内にあるヒンジ、を具備する、空間光変調装置。

【0050】(6) 第(1)項記載の装置において、前記ベース基板はその内に画定された制御回路を含み、前記装置はさらに、前記ベース層と前記別の基板間に配置され、その上に前記回転可能領域の前記回転を制御する信号を与えるための個別領域が画定されている層と、前記制御回路から前記個別領域へ信号を通信させて前記回転可能領域を制御する相互接続構造、を含む、空間光変調装置。

【0051】(7) 第(6)項記載の装置において、前記制御回路はCMOS技術を使用して構成される、空間光変調装置。

【0052】(8) 第(2)項記載の装置において、前記2つのアドレス電圧は0及び+V_dであり、前記第1及び第2のバイアス電圧は、それぞれ、-|V_d|及び+|V_d|、|+|V_d|である、空間光変調装置。

【0053】(9) 第(8)項記載の装置において、

$V_1 = 5V$ で $V_2 = 15V$ である、空間光変調装置。

【0054】(10) 第(2)項記載の装置において、多層基板装置として構成され前記ビームは前記装置の支持層内に構成されたアドレス制御回路と接触する少くとも一つの領域を有する、空間光変調装置。

【0055】(11) 各装置が画定された制御可能に回転可能なビーム領域を有する空間光変調装置のアレイにおいて、該アレイは、前記回転可能ビームに近接配置され前記各バイアス電極と異なる電位を確立するように作動するバイアス電極と、前記ビームに選択的に電位を確立し、前記電位は前記バイアス電極上の前記電位と共に作動して前記ビームを選択的に回転できるようにする回路、を具備する、空間光変調装置アレイ。

【0056】(12) 第(11)項記載のアレイにおいて、前記ビーム電圧は前記バイアス電圧と共に作動して前記ビームの前記回転の方向を制御する2つの電圧の一方の電圧である、空間光変調装置アレイ。

【0057】(13) 第(12)項記載のアレイにおいて、前記各ビームに対する前記バイアス電極は互いに間隔をとって前記ビームの旋回点の両側に配置されており、前記ビームの第1の電圧により前記ビームは前記旋回点の周りを前記一つのバイアス電極に向って回転され、前記回転可能ビームの前記第2の電圧により前記ビームは前記第2のバイアス電極に向って旋回されるようにされている、空間光変調装置アレイ。

【0058】(14) 第(11)項記載のアレイにおいて、さらにHDTVシステムを具備し、前記アレイは前記システム内の可視ディスプレイである、空間光変調装置アレイ。

【0059】(15) 第(13)項記載のアレイにおいて、前記旋回点の一方側の前記バイアス電極は全て電氣的に共通であり前記旋回点の他方側の全バイアス電極が電氣的に共通である、空間光変調装置アレイ。

【0060】(16) 画定された制御可能に回転可能なビーム領域を有する空間光変調装置を達成する方法において、該方法は、第1のバイアス電極を前記回転可能ビームに近接配置し、前記バイアス電極に電位を確立し、前記ビームにアドレス電位を選択的に確立し、前記電位は前記バイアス電極に確立された前記電位と共に作動して前記ビームを回転させる、ステップからなる、空間光変調装置達成方法。

【0061】(17) 第(16)項記載の方法において、前記アドレス電圧を確立するステップは、2つの電圧の一方を供給する、ステップを含む、空間光変調装置達成方法。

【0062】(18) 第(17)項記載の方法において、さらに、第2のバイアス電極を前記回転可能ビームへ近接配置し、前記第1のバイアス電極に確立された電位とは異なる電位を前記第2のバイアス電極へ確立して、前記バイアス電圧と共に作動する前記ビームの前記

アドレス電圧の一方もしくは他方により前記回転の方向が制御されるようにする、ステップを有する、空間光変調装置達成方法。

【0063】(19) 第(18)項記載の方法において、前記バイアス電極位置決めステップは、前記ビームの旋回点の両側で前記電極を引き離して、前記ビームの前記第1の電圧により前記ビームが前記旋回点の周りを前記第1のバイアス電極に向って回転され、前記回転可能ビームの前記第2の電圧により前記ビームが前記第2のバイアス電極に向って旋回するようにする、ステップを含む、空間光変調装置達成方法。

【0064】(20) 双安定DMDの双方向動作は単方向動作よりも好ましいものであり、それはデューティファクタ効果によるコントラストの劣化が解消され低電圧動作が可能となるためである。しかしながら、双方向アドレッシングはピクセル当たり2本のドレイン線と2個のトランジスタもしくはピクセル当たり1本のドレイン線と3個のトランジスタを必要とする。ピクセル当たり1本のドレイン線と1個のトランジスタしか必要としない双方向動作アドレッシング法を開示する。高鮮明度テレビ応用に使用されるメガピクセルDMDに対して、このアドレッシング法によりトランジスタ総数は大幅に低減しチップの歩留り及びコストの向上が期待される。

【0065】関連出願

下記の米国特許出願は全て相互参照されるものであり、全てテキサスインスツルメンツ社が譲り受けているものである。これらは同時に出願されているため、参照として本出願に組み入れられている。

譲受人処理番号

TI-14568	多値可変形ミラーデバイス
TI-14643	改良型双安定DMDアドレス回路及び方法
TI-14649	DMDを制御回路基板に集積するための改良型アーキテクチャ及びプロセス
TI-14715	フィールド更新可変形ミラーデバイス

また、下記の出願も参照として、ここに組み入れられている。

TI-13173A	1989年5月15日出願、第355,049号空間光変調器及び方法
TI-14481	1989年9月14日出願、第408,355号空間光変調器及び方法
米国特許第4,662,746号	1987年5月5日付、空間光変調器及び方法
米国特許第4,566,935号	1986年1月28日付、空間光変調器及び方法
米国特許第4,615,595号	1986年10月7日付、フレームアドレス空間光変調器

【図面の簡単な説明】

【図1】DMDの代表的な単方向動作を示す図。

11

- 【図2】 DMDの代表的な双方向動作を示す図。
 【図3】 DMDの代表的な双方向動作を示す図。
 【図4】 DMDの閾値のエネルギー図。
 【図5】 本発明の駆動ビームアドレッシング技術を示す図。
 【図6】 代表的なシステムのビーム及び電極波形を示す図。
 【図7】 双安定DMDピクセルの平面図。
 【図8】 双安定DMDピクセルの平面図。
 【図9】 図8の9-9断面に沿ったDMDピクセルの断面図。

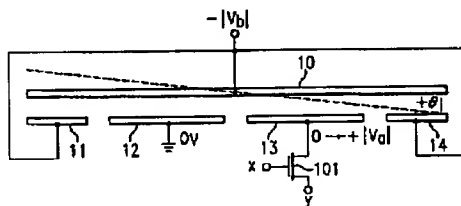
【符号の説明】

- 10 トーションビーム
 11 ランディング電極
 12 負アドレス電極
 13 正アドレス電極
 14 ランディング電極
 51 負バイアス電極
 52 正バイアス電極

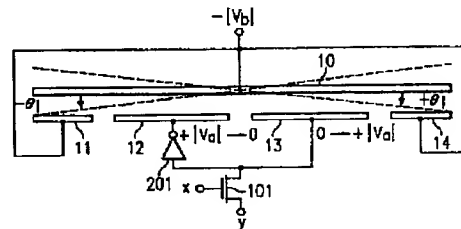
12

- 53 酸化物ランディングパッド
 54 酸化物ランディングパッド
 101 アドレスタランジスタ
 201 インバータ
 301 トランジスタ
 700 ピクセルビームアレイ
 701 中央ビーム支柱
 801 ヒンジ
 802 コンタクト
 803 支柱
 804 支柱
 901 層
 902 層
 903 層
 904 層
 905 層
 906 層
 907 層
 908 層

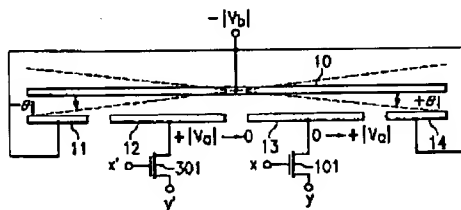
【図1】



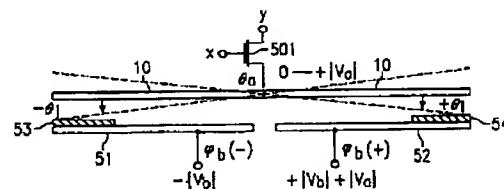
【図2】



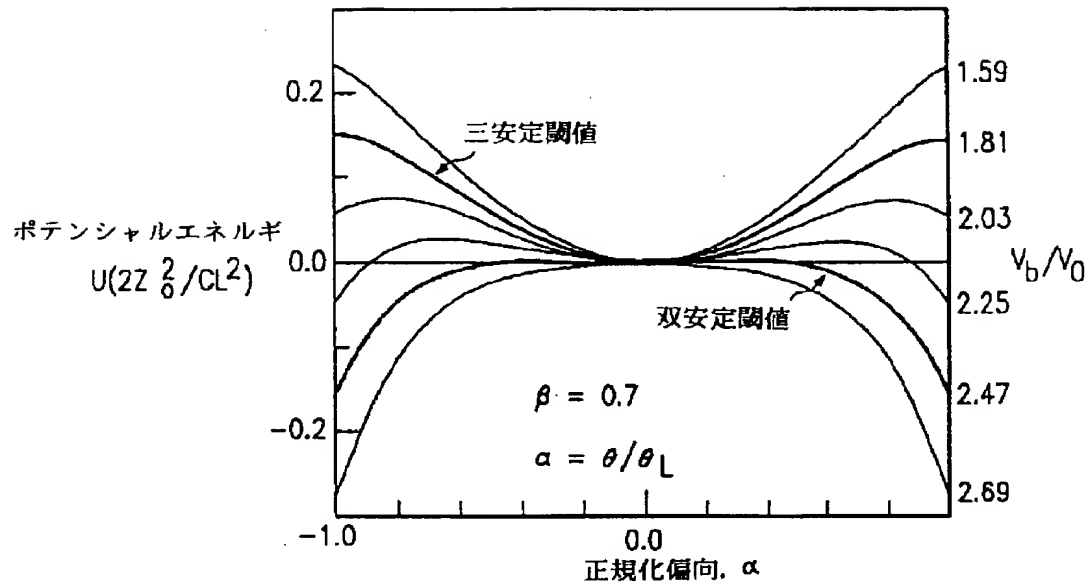
【図3】



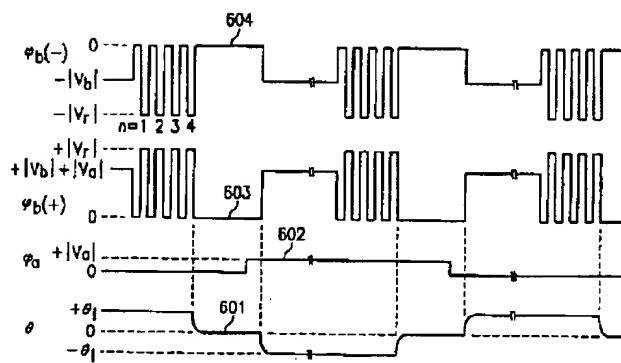
【図5】



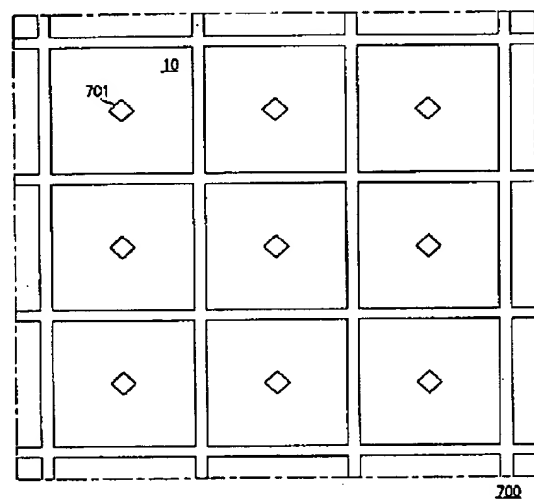
【図4】



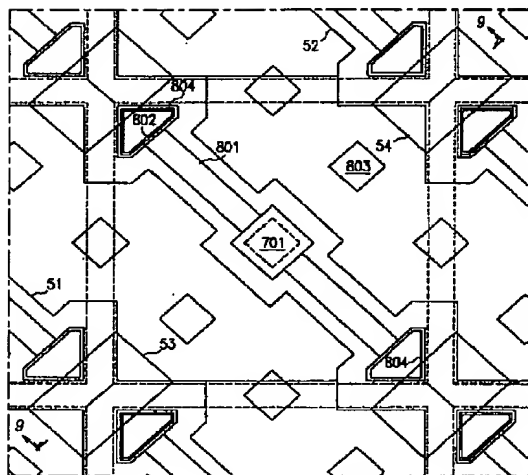
【図6】



【図7】



【図8】



【図9】

